



FAKULTAS TEKNOLOGI INDUSTRI  
UNIVERSITAS ISLAM INDONESIA



PROSIDING

ISBN 978-979-96964-6-5

# SEMINAR NASIONAL TEKNOIN 2009

Energi Alternatif:  
SOLUSI TERHADAP KRISIS ENERGI  
DI INDONESIA

Yogyakarta, 14 November 2009

TEKNOIN  
JURNAL TEKNOLOGI INDUSTRI ISSN: 0583-8897



**BIDANG  
TEKNIK ELEKTRO**

**D**

## DAFTAR ISI

Halaman Judul .....	i
Organisasi .....	ii
Kata Pengantar Ketua Panitia Pelaksana .....	iv
Sambutan Dekan Fakultas Teknologi Industri .....	v
Daftar Isi .....	vi

### **Bidang Teknik Elektro**

<b>A VISION-BASED SYSTEM FOR MONITORING DRIVER FATIGUE</b> .....	1
Aryuanto, F. Yudi Limpraptono	
<b>PENGEMBANGAN SISTEM SCADA (SUPERVISORY CONTROL AND DATA ACQUISITION) PADA PEMBANGKIT LISTRIK TENAGA HIBRIDA</b> .....	7
Aryuanto, Yusuf Ismail Nakhoda	
<b>PENGARUH SUHU LEBIH TERHADAP KETAHANAN ISOLASI KABEL NYI DAN NYA</b> .....	13
Agus Supardi	
<b>APLIKASI TEKNIK SENTUH SEBAGAI PENGENDALI KECEPATAN MOTOR DC</b> .....	19
Asofwan, Novizal	
<b>PERANCANGAN PEMBANGKIT LISTRIK PIKOHIDRO BERPENGERAK AIR TENAGA GRAFITASI SEBAGAI PENGERAK GENERATOR</b> .....	25
Sofwan, PWS Putro	
<b>ANALISA PERBANDINGAN KUALITATIF BERBASIS THERMOGRAPHY INFRA MERAH PADA PEMELIHARAAN PREDIKTIF ANTARA TRANSFORMATOR 250KVA DAN 1,250 MVA</b> .....	33
Muhammad Andang Novianta	
<b>APLIKASI NEURAL NETWORK HIERARCHICAL PROCESSING (NNHP) DALAM SISTEM PENDUKUNG KEPUTUSAN DIAGNOSIS KECERDASAN EMOSIONAL</b> .....	41
Alvin Syahroni, Dwi Ana Ratna Wati	
<b>ALAT PENDETEKSI WARNA BERDASARKAN WARNA DASAR PENYUSUN RGB DENGAN SENSOR TCS230 COLOUR DETECTOR DEVICE BASED OF BASIC COMPOSER RGB BY TCS230 SENSOR</b> .....	47
Muhammad Andang Novianta	
<b>CHANGE AUTOMATIC POWER LINE (CAPL) DENGAN PENGENDALI AT89C2051 TERPANTAU SECARA MOBILE</b> .....	51
Budi Nugroho, Rahmat	
<b>DATA LOGGER ABSENSI DENGAN RFID (RADIO FREQUENCY IDENTIFICATION)</b> .....	57
Budi Nugroho	
<b>RANCANG BANGUN EXTENSOMETER UNTUK DETEKSI PERGESERAN TANAH</b> .....	63
Bambang Widiyatmoko, Dwi Hanto, Wildan Panji Tresna dan Prabowo Puranto	
<b>PERANCANGAN DAN IMPLEMENTASI POWER CONTROLLER SEBAGAI PENGONTROL SWITCH BEBAN LISTRIK TENAGA SURYA</b> .....	67
Dedi Setiyawan, Jangkung Raharjo, Muhammad Ary Murti	
<b>EKOSISTEM TELEKOMUNIKASI PEDESAAN BERBASIS INTERNET YANG MANDIRI DAN PRODUKTIF</b> .....	73
Eko Didik Widiyanto	

<b>ANALISA PENGARUH PERUBAHAN CUACA TERHADAP RUGI-RUGI KORONA PADA SUTT 150 kV (APLIKASI GI MANINJAU – GI PADANG LUAR)</b> .....	77
Erhaneli	
<b>SIMULASI DETEKSI KESALAHAN DATA DENGAN METODA CRC MENGGUNAKAN PERANGKAT LUNAK VISUAL BASIC</b> .....	83
Sindak Hutauruk, Darma Doni Putra	
<b>APLIKASI PERANGKAT LUNAK UNTUK PENELUSURAN GANGGUAN PERANGKAT DIGITAL LOOP CARRIER BROADACCESS ADC TELEDATA DI PT TELKOM KANDATEL SURABAYA TIMUR</b> .....	89
Nonot Wisnu Karyanto, Kunjung Wahyudi	
<b>APLIKASI SISTEM PENDUKUNG KEPUTUSAN PEMILIHAN TANAMAN OBAT ALTERNATIF DENGAN METODE MCDM</b> .....	97
Kunjung Wahyudi	
<b>ANALISIS KINERJA SISTEM KOMUNIKASI SERAT OPTIK BERBASIS SOLITON YANG DIDASARKAN PADA BIT RATE, AMPLIFIER SPACING, INTERAKSI SOLITON, DAN TIMING JITTER</b> .....	103
Yaye Hantian Pebrianti, Mamat Rokhmat1, Bambang Setya	
<b>PERANCANGAN DAN OPTIMALISASI DISPERSION-SHIFTED FIBER (DSF) UNTUK MENINGKATKAN KINERJA SISTEM KOMUNIKASI OPTIK</b> .....	111
Muhamad TomiHaetami, Mamat Rokhmat, Achmad Hambali	
<b>RANCANG BANGUN PROTOTIPE PEMBANGKIT LISTRIK TENAGA AIR GELOMBANG LAUT (PLTA-GL)</b> .....	119
Massus Subekti, Daryanto, Adi Purwanto	
<b>DESAIN ALAT PENGUKUR KEKUATAN BENANG DENGAN TAMPILAN PADA LCD BERBASIS MIKROKONTROLLER AT89S52</b> .....	129
M. Ibrahim Azhari	
<b>ANALISA PENGARUH KETIDAK SEIMBANGAN BEBAN TERHADAP ARUS DAN TEGANGAN PADA TRANSFORMATOR DISTRIBUSI 20 KV</b> .....	137
Sepannur Bandri	
<b>MONITORING DAN PENGATURAN BEBAN LISTRIK PADA GEDUNG PERKANTORAN BERBASIS WEB</b> .....	145
Slamet Winardi, Imam Turmudi	
<b>KOMPRESI CITRA MENGGUNAKAN TRANSFORMASI WAVELET DENGAN ALGORITMA EMBEDDED ZEROTREE WAVELET (EZW)</b> .....	149
Suhartati Agoes, Laehan	
<b>SUPERCHANNEL SEBAGAI ALTERNATIF DALAM MENGATASI INTERFERENCE FREKUENSI 2,4 GHZ</b> .....	157
Sutiyo Widya Atmadja	
<b>OPTIMALISASI KUALITAS DAYA PADA TRANSFORMATOR DISTRIBUSI DENGAN SIMULASI ETAP</b> .....	165
Suwarno , Mahrizal Masri, Pardamean Sinurat	
<b>PENGGUNAAN ADAPTIVE CODED MODULATION (ACM) UNTUK MITIGASI PENGARUH REDAMAN HUJAN DAN INTERFERENSI PADA SISTEM LMDS DI SURABAYA</b> .....	169
Syahfrizal Tahcfullloh, Suwadi, Gamantyo Hendratoro	

<b>RANCANG BANGUN MOTOR INDUKSI LINIER “SINGLE SIDED” TIGA PHASA DENGAN KECEPATAN RENDAH</b> .....	175
Toto Tohir, Sasongko Pramono H, Sarjiya, Hamzah Berahim	
<b>DESAIN MOTOR INDUKSI LINIER TIGA PHASA SINGLE SIDED (MILS)</b> .....	183
Toto Tohir, Sarjiya, Sasongko Pramono H, Hamzah Berahim2	
<b>PERANGKAT LUNAK UNTUK KOMUNIKASI DATA MENGGUNAKAN TEKNOLOGI BLUETOOTH UNTUK E-COMMERCE SOLUTION TO PARKING SPACE OPTIMIZATION (ESPSO)</b> .....	191
R. W. Tri Hartono, Ilham Abdussalam, Hasan Surya	
<b>REALISASI PERANGKAT LUNAK UNTUK DISTRIBUSI INFORMASI PADA E-COMMERCE SOLUTION TO PARKING SPACE OPTIMIZATION (ESPSO)</b> .....	199
R. W. Tri Hartono, Gugum Gumilar, Hasan Surya	
<b>APLIKASI HIGH SPEED MICROPROCESSOR AVR 32 UNTUK PEMROSESAN DATA RADAR SEKUNDER</b> .....	207
Wahyu Widada dan Sri Kliwati	
<b>RANCANGAN SENSOR STRAIN TANAH BERBASIS FIBER BRAGG GRATING UNTUK DETEKSI TANAH LONGSOR</b> .....	211
Wildan Panji Tresna, Dwi Hanto, Prabowo Puranto, Bambang Widiyatmoko	
<b>PEMBENTUKAN BUDAYA KESELAMATAN DALAM PEMANFAATAN TENAGA NUKLIR DI BIDANG INDUSTRI</b> .....	215
Lilis Susanti Setyaningsih	
<b>KARAKTERISTIK PROFIL VERTIKAL ENERGI PANAS LATEN KONDENSASI YANG DILEPASKAN DI ATMOSFER INDONESIA BERBASIS OBSERVASI SENSOR TMI SATELIT TRMM</b> .....	219
Arief Suryantoro, Krismianto dan Martono	
<b>ANALISIS PROFIL VERTIKAL KANDUNGAN AIR CAIR DAN PADAT DALAM AWAN DAN KAITANNYA DENGAN ENERGI PANAS LATEN KONDENSASI YANG DILEPASKAN DI ATMOSFER YOGYAKARTA</b> .....	227
Arief Suryantoro dan Krismianto	
<b>ANALISA PENGARUH PERUBAHAN CUACA TERHADAP RUGI-RUGI KORONA PADA SUTT 150 KV (APLIKASI GI MANINJAU – GI PADANG LUAR)</b> .....	235
Erhaneli	
<b>EKSPLORASI KORELASI ANTARA SPEKTRUM CITRA DENGAN KOMPOSISI KIMIAWI HASIL PENYARINGAN MINYAK GORENG BEKAS DI INDUSTRI EMPING</b> .....	241
Drs. Hadi Mulya, MT.	
<b>ENERGI NUKLIR SEBAGAI ENERGI BERSIH DITINJAU DARI ASPEK REGULASI NASIONAL</b> .....	247
Moekhammad Alfian, Yus Rusdian Akhmad	
<b>IDENTIFIKASI SISTEM NONLINIER BERBASIS METODE SLIDING MODE OBSERVER DAN JARINGAN SARAF TIRUAN REKUREN</b> .....	253
Rully Soelaiman, Erico Rachmat Firmanto	
<b>PENGARUH PERUBAHAN PENGETANAHAN SISTEM DISTRIBUSI TENAGA LISTRIK TERHADAP KOORDINASI PENGAMAN GANGGUAN TANAH</b> .....	261
Warindi, Supriyatna	

**PEMANFAATAN SAMPAH ORGANIK HIJAU DAUN MENJADI ARANG BRIKET UNTUK BAHAN BAKAR ALTERNATIF PEMBANGKIT TENAGA LISTRIK ..... 267**  
Titiek Suheta, Bambang Riyanto

**OPTIMALISASI DAYA REAKTIF PADA SISTEM TENAGA LISTRIK, MENGGUNAKAN METODE ALGORITMA GENETIK DENGAN SIMULASI ETAP..... 271**  
Mahrizal Masri, Suwarno, Pardamean Sinurat

## Simulasi Deteksi Kesalahan Data Dengan Metoda CRC Menggunakan Perangkat Lunak Visual Basic

Sindak Hutauruk<sup>1)</sup>

Darma Doni Putra<sup>2)</sup>

Jurusan Teknik Elektro Fakultas Teknik Universitas HKBP Nommensen (UHN)<sup>1,2)</sup>

Jl. Sutomo No. 4 A Medan 20234

Telepon (061) 4522922

E-mail : [sindak45@yahoo.com.sg](mailto:sindak45@yahoo.com.sg)

### Abstrak

*Peranan deteksi kesalahan bit data yang dilakukan oleh penerima sangat penting untuk menjaga keutuhan dan keakuratan data yang diterima sehingga keandalan informasi data dapat terjaga. Metoda deteksi kesalahan bit data yang banyak digunakan saat ini adalah dengan metoda Cyclic Redundancy Check karena metoda ini memiliki tingkat akurasi yang tinggi. Metoda ini akan disimulasikan dengan bantuan perangkat lunak komputer. Simulasi dilakukan dengan polynomial dan dengan rangkaian logik sehingga dapat terlihat dengan jelas seluruh proses deteksi. Simulasi memberikan kebebasan menentukan input data dan persamaan polynomial untuk CRC, sehingga sangat baik untuk digunakan pada percobaan pada laboratorium semu komunikasi data.*

*Kata kunci : Simulasi, Cyclic Redundancy Check, Lab. semu Komunikasi Data*

### Pendahuluan

Keberhasilan penyampaian informasi dari pengirim (*transmitter*) ke penerima (*receiver*) merupakan salah satu hal yang sangat penting dalam menentukan keandalan sebuah sistem komunikasi. Keandalan sebuah sistem komunikasi data bukan hanya diukur dari kecepatan transfer data atau yang disebut dengan bit rate dalam satuan bps (bit per second) tetapi juga keberhasilan sampainya data yang dikirim oleh pengirim sampai ke penerima dengan jelas dan benar. Komunikasi data dikatakan berhasil apabila penerima dapat menerima dengan jelas dan benar serta dapat dimengerti oleh penerima. Dalam penyampaian informasi baik berupa suara (*voice*) maupun data selalu menggunakan media transmisi, media transmisi yang digunakan dapat berupa kabel (*coaxial, fiber optic*), udara (*terrestrial*), dan satelit.

Dalam proses komunikasi data, kemungkinan kesalahan bit data yang diterima oleh penerima dapat terjadi karena beberapa kemungkinan, diantaranya,

- a. Kesalahan sinkronisasi data atau *clock* pada pengirim dan penerima
- b. Terjadinya interferensi dari kanal-kanal yang berdekatan pada media transmisi

Agar keandalan data yang diterima dapat terjamin maka penerima harus dapat mendeteksi data yang salah tersebut untuk selanjutnya dapat dikoreksi. Ada beberapa metoda yang dapat digunakan untuk mendeteksi kesalahan bit data tersebut, diantaranya Redundancy, Exact-Count Encoding, Parity, VRC dan LRC, dan CRC. Metoda yang akan digunakan pada

perancangan ini adalah dengan metoda CRC (*Cyclic Redundancy Check*) karena metoda ini mempunyai tingkat keberhasilan yang paling tinggi diantara semua metoda deteksi kesalahan bit data, dan mempunyai tingkat keberhasilan sampai 99,95 %<sup>1)</sup> oleh karena itu metoda ini paling banyak digunakan oleh *vendor* perangkat komunikasi data. Deteksi dengan metoda CRC ini dilakukan melalui beberapa cara yaitu polynomial dengan modulo 2 aritmatik dan dengan digital logik. Dengan metoda ini kesalahan bit data yang dapat dideteksi lebih besar dari 1 bit dengan catatan tidak boleh lebih besar dari panjang data itu sendiri.

Tujuan dari penelitian ini adalah mengimplementasikan metoda CRC untuk mendeteksi kesalahan bit data yang diterima penerima (*receiver*) dengan cara merancang simulasi dengan menggunakan perangkat lunak visual basic, sehingga dapat digunakan sebagai salah satu modul percobaan semu pada Laboratorium Telekomunikasi atau komunikasi Data Fakultas Teknik UHN, juga dapat digunakan sebagai alat bantu bahan ajar untuk mata kuliah komunikasi data. Penelitian atau perancangan ini juga sebagai kelanjutan dari penelitian penulis sebelumnya dengan judul "Perancangan Simulasi Koreksi Kesalahan bit data dengan Metoda FEC Pada Komputer Berbasis Visual Basic".

### Metodologi Penelitian

Pada metoda CRC ini, pendeteksian kesalahan dilakukan dengan tahapan berikut :

1. Tentukan susunan bit pada pesan M. Nyatakan seluruh nilai sebagai polynomial dalam suatu model

variable X dengan koefisien-koefisien biner. Contoh, Data pesan adalah 10110111 (8 bit) dinyatakan dengan  $M(X) = X^7 + X^5 + X^4 + X^2 + X^1 + X^0$

2. Tentukan susunan bit untuk pola CRC, dinotasikan dengan P yang juga dinyatakan sebagai polinomial dalam variable X. Pola CRC yang telah digunakan secara luas adalah :

- CRC-12 :  $P(X) = X^{12} + X^{11} + X^3 + X^2 + X^1 + X^0$
- CRC-16 :  $P(X) = X^{16} + X^{15} + X^2 + X^0$
- CRC-CCITT :  $P(X) = X^{16} + X^{12} + X^5 + X^0$
- CRC-32 :  $P(X) = X^{32} + X^{26} + X^{23} + X^{22} + X^{16} + X^{12} + X^{11} + X^{10} + X^8 + X^7 + X^5 + X^4 + X^2 + X^1 + X^0$

Contoh : Pola P = 110011 (6 bit) dinyatakan dengan persamaan polinomial  $P(X) = X^5 + X^4 + X^1 + X^0$ .

3. Variabel X yang mempunyai pangkat tertinggi pada P(X) dikalikan dengan persamaan M(X). Dalam hal contoh di atas perkalian tersebut adalah variabel X yang mempunyai pangkat tertinggi pada persamaan P(X) di atas adalah  $X^5$  sehingga hasil perkaliannya dengan M(X) adalah  $X^5 (X^7 + X^5 + X^4 + X^2 + X^1 + X^0) = X^{12} + X^{10} + X^9 + X^7 + X^6 + X^5 = 1011011100000$

4. Hasil perkalian di atas dibagi dengan pola CRC yaitu  $P(X) = X^5 + X^4 + X^1 + X^0 = 110011$ . Yang dibutuhkan adalah sisa pembagi, bukan hasil bagi. Sisa hasil bagi inilah yang merupakan *Frame Check Sequence* (FCS). Karena pola CRC P(X) yang digunakan adalah 6 bit maka jumlah bit untuk FCS adalah sebanyak 6 bit - 1 bit yaitu 5 bit. Apabila sisa hasil bagi yang merupakan FCS memiliki kurang dari 5 bit maka ditambahkan bit bit 0 didepan deretan bit sisa hasil bagi tersebut sehingga jumlah bit FCS nya sebanyak 5 bit..

$$\begin{array}{r}
 110011 \overline{) 1011011100000} \\
 \underline{110011} \phantom{00000} \\
 111101 \phantom{00000} \\
 \underline{110011} \phantom{00000} \\
 111010 \phantom{00000} \\
 \underline{110011} \phantom{00000} \\
 100100 \phantom{00000} \\
 \underline{110011} \phantom{00000} \\
 101110 \phantom{00000} \\
 \underline{110011} \phantom{00000} \\
 111010 \phantom{00000} \\
 \underline{110011} \phantom{00000} \\
 01001 \rightarrow \text{FCS}
 \end{array}$$

5. Data pesan yang ditransmisikan adalah  $T = M(X) + \text{FCS}$  dan inilah yang merupakan data stream, sehingga data stream yang dikirimkan pada contoh di atas adalah 10110111101001

6. Pada penerima data T yang diterima dibagi dengan P(X) kembali

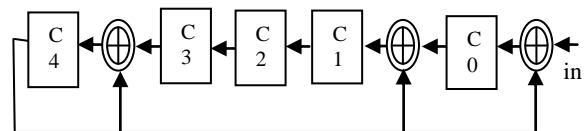
$$\begin{array}{r}
 110011 \overline{) 10110111101001} \\
 \underline{110011} \phantom{000000} \\
 \phantom{110011} 000000 \phantom{000000}
 \end{array}$$

$$\begin{array}{r}
 111101 \\
 \underline{110011} \\
 111010 \\
 \underline{110011} \\
 100110 \\
 \underline{110011} \\
 101010 \\
 \underline{110011} \\
 110011 \\
 \underline{110011} \\
 000000
 \end{array}$$

Sisa hasil bagi adalah nol yang berarti tidak ada kesalahan yang terjadi, bila sisa hasil bagi tidak sama dengan nol maka terjadi kesalahan bit data. Dengan metoda CRC ini kesalahan bit yang terjadi dapat dideteksi dengan akurat. CRC mampu mendeteksi kesalahan<sup>2)</sup> :

1. Semua bit kesalahan tunggal
2. Semua bit kesalahan ganda, selama P(X) memiliki sedikitnya tiga bit '1'
3. Apapun angka kesalahan yang ganjil, selama P(X) memuat faktor  $(X^1 + X^0)$
4. Apapun banyaknya kesalahan dimana panjangnya kurang dari panjang polinomial pembagi; yakni, kurang dari atau sama dengan panjang FCS
- 5.

Metoda CRC ini di implementasikan dengan rangkaian pembagi yang terdiri dari gerbang *Exclusive OR* dan *Shift Register* yang memuat n bit, setara dengan panjang FCS. Gambar rangkaian untuk implementasi contoh di atas adalah seperti pada Gambar 1.



C0,C1,C2.C3.C4 : Shift Register  
⊕ : Exclusive OR

Gambar 1. Pembangkit CRC untuk  $P(X)=X^5+X^4+X^1+X^0$

Tahapan pada Pengirim untuk memperoleh FCS dengan input 10110111 pada pembangkit CRC dengan  $P(X) = X^5 + X^4 + X^1 + X^0$  dapat dilihat pada Tabel 1. Kolom In C4 merupakan hasil *exclusive OR* C3 dengan C4, In C1 adalah hasil *exclusive OR* C0 dengan C4, dan In C0 adalah *exclusive OR* input dengan C4. Bit pada kolom input mulai dari awal sampai tahap 10 adalah bit pesan untuk dikirim, dan kolom C4, C3, C2, C1, dan C0 pada tahap 13 adalah susunan bit sebagai FCS. Bit-bit pesan ditambah dengan bit-bit FCS inilah yang ditransmisikan oleh pengirim.



Tabel 1. Tahapan pada Pengirim, memperoleh FCS untuk Input 10110111 pada Pembangkit CRC dengan  $P(X) = X^5 + X^4 + X^1 + X^0$

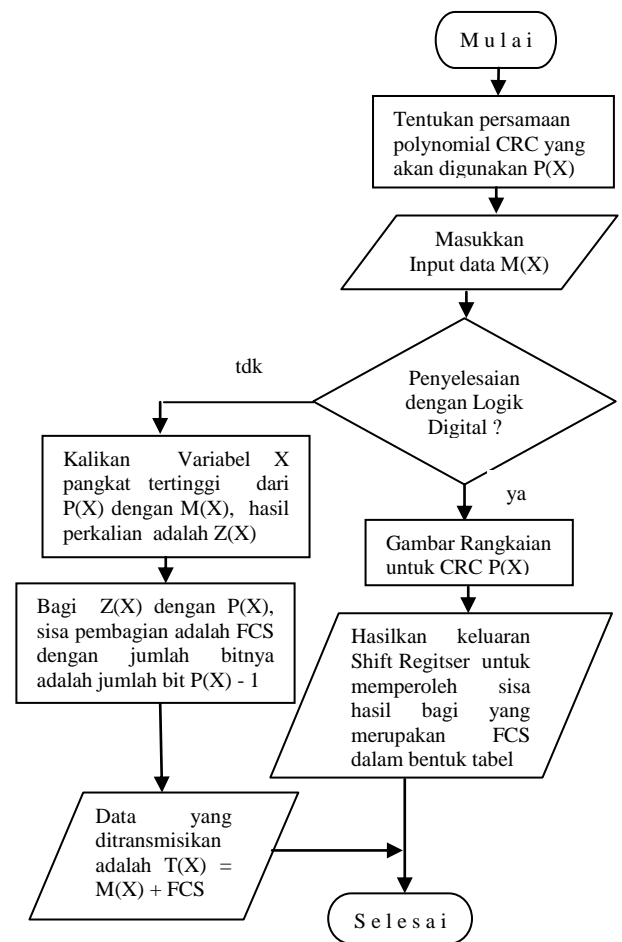
Tahap	C 4	C 3	C 2	C 1	C 0	In C4	In C1	In C0	Input
Awal	0	0	0	0	0	0	0	1	1
Tahap 1	0	0	0	0	1	0	1	0	0
Tahap 2	0	0	0	1	0	0	0	1	1
Tahap 3	0	0	1	0	1	0	1	1	1
Tahap 4	0	1	0	1	1	1	1	0	0
Tahap 5	1	0	1	1	0	1	1	0	1
Tahap 6	1	1	1	1	0	0	1	0	1
Tahap 7	0	1	1	1	0	1	0	1	1
Tahap 8	1	1	1	0	1	0	0	1	0
Tahap 9	0	1	0	0	1	1	1	0	0
Tahap 10	1	0	0	1	0	1	1	1	0
Tahap 11	1	0	1	1	1	1	0	1	0
Tahap 12	1	1	1	0	1	0	0	1	0
Tahap 13	0	1	0	0	1	1	1	0	.

Tabel 2. Tahapan pada penerima dengan Input 1011011101001 pada Pembangkit CRC dengan  $P(X) = X^5 + X^4 + X^1 + X^0$

Tahap	C 4	C 3	C 2	C 1	C 0	In C4	In C1	In C0	Input
Awal	0	0	0	0	0	0	0	1	1
Tahap 1	0	0	0	0	1	0	1	0	0
Tahap 2	0	0	0	1	0	0	0	1	1
Tahap 3	0	0	1	0	1	0	1	1	1
Tahap 4	0	1	0	1	1	1	1	0	0
Tahap 5	1	0	1	1	0	1	1	0	1
Tahap 6	1	1	1	1	0	0	1	0	1
Tahap 7	0	1	1	1	0	1	0	1	1
Tahap 8	1	1	1	0	1	0	0	1	0
Tahap 9	0	1	0	0	1	1	1	1	1
Tahap 10	1	0	0	1	1	1	0	1	0
Tahap 11	1	0	1	0	1	1	0	1	0
Tahap 12	1	1	0	0	1	0	0	0	1
Tahap 13	0	0	0	0	0	0	0	0	.

dimasukkan pada input yaitu  $P(X) + FCS = 1011011101001$ . Sisa hasil bagi dilihat pada keluaran C4, C3, C2, C1, dan C0 pada tahap 13 (lihat Tabel 2), jika sisa hasil bagi adalah 00000 maka tidak terjadi kesalahan, bila tidak nol maka terjadi kesalahan. Demikianlah deteksi kesalahan bit data dilakukan pada metoda CRC.

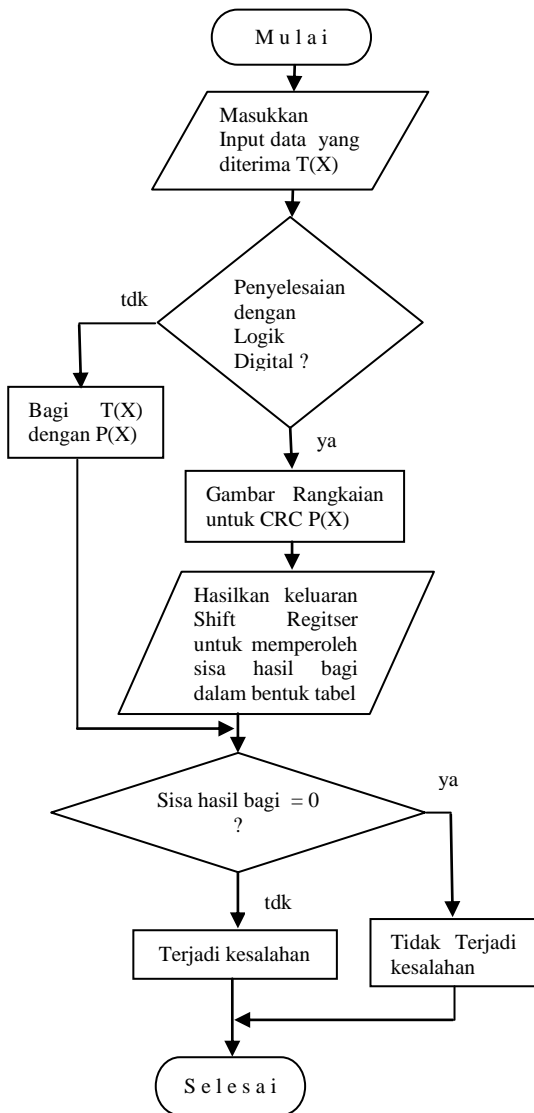
Semua tahapan proses deteksi kesalahan bit data dengan metoda CRC ini dilakukan dengan melakukan simulasi percobaan semu dengan bantuan perangkat lunak visual basic. Perancangan simulasi ini dilakukan dengan tahap-tahap proses seperti flow chart pada gambar 2. pada sisi pengirim dan flow chart gambar 3. pada sisi penerima.



Gambar 2. Flow Chart Kerja Sistem pada Sisi Pengirim

- 1) Wayne and Tomasi, 1994, Advanced Electronic Communications Systems, Prentice-Hall International Editions, USA, pp. 70
- 2) William Stallings, 2001, Komunikasi Data dan Komputer, terjemahan, Salemba Teknika, hal. 209

Pada penerima terdapat pembangkit CRC yang sama dengan pengirim, data stream (T) yang diterima



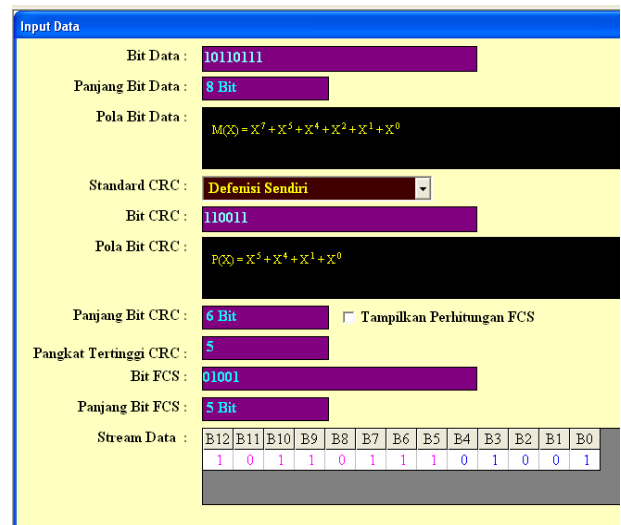
Gambar 3. Flow Chart Kerja Sistem pada Sisi Penerima

### Hasil dan Perancangan

Perancangan dilakukan dengan berpedoman agar perangkat lunak simulasi yang dihasilkan harus dapat melihat seluruh tahapan proses deteksi kesalahan bit data dengan jelas dan mudah dimengerti. Beberapa batasan dan tampilan yang dilakukan dalam simulasi ini adalah :

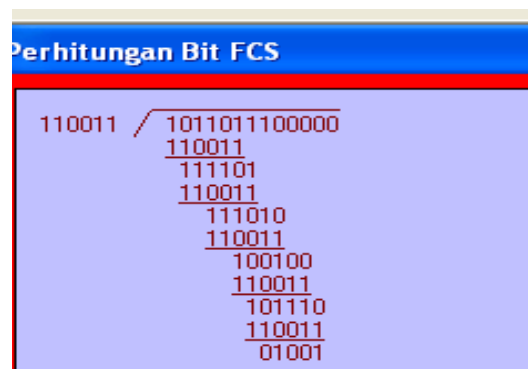
1. Data input  $M(X)$  yang dimasukkan adalah dalam bilangan biner dengan panjang maksimum 32 bit, tetapi secara otomatis akan ditampilkan juga dalam rumus polynomial.
2. Pola CRC yang digunakan dapat dipilih dari standard CRC yang sudah umum digunakan (CRC-12, CRC-16, CRC-CCITT, CRC-32) atau dapat dipilih sendiri dengan catatan panjang maksimum 32 bit. Secara otomatis akan ditampilkan juga CRC dalam rumus polynomial.

3. Data stream yaitu data  $M(X)$  ditambah dengan FCS, sebagai data yang akan dikirimkan ditampilkan pada layar seperti yang terlihat pada Gambar 4.



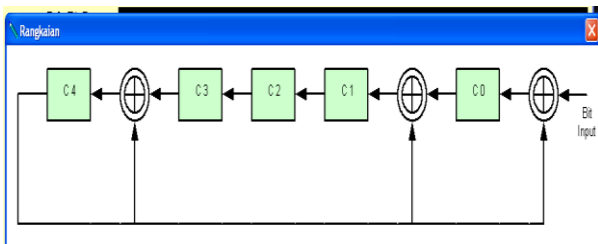
Gambar 4. Tampilan Proses Memperoleh Data Stream.

4. Hasil ini dapat ditampilkan secara rinci. dengan menampilkan cara perhitungan dengan metoda mencari sisa hasil bagi atau dengan metoda digital logik. Pada metoda sisa hasil bagi, seluruh proses pembagian sampai diperolehnya FCS ditampilkan pada layar.



Gambar 5. Tampilan Perhitungan FCS dengan metoda sisa hasil bagi pada Pengirim.

5. Bila dipilih untuk menampilkan cara perhitungan dengan logik digital, maka gambar rangkaian sebagai generator CRC berikut tabel untuk memperlihatkan seluruh tahapan yang terjadi pada setiap blok Generator CRC ditampilkan secara rinci.. Generator CRC yang ditampilkan seperti pada Gambar 6. dan tabel yang ditampilkan seperti pada Tabel 3.

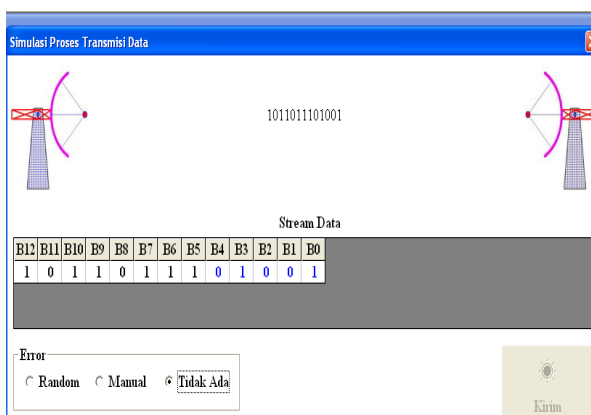


Gambar 6. Tampilan Generator CRC pada Layar di sisi Pengirim

Tabel 3. Tabel Tampilan Layar untuk Keluaran Generator CRC pada Pengirim

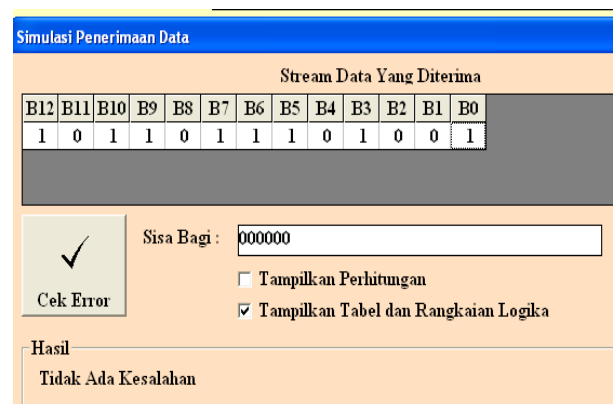
Tahap	C4	C3	C2	C1	C0	C4 xor C3	C4 xor C0	C4 xor Input	Input
Awal	0	0	0	0	0	0	0	1	1
Tahap 1	0	0	0	0	1	0	1	0	0
Tahap 2	0	0	0	1	0	0	0	1	1
Tahap 3	0	0	1	0	1	0	1	1	1
Tahap 4	0	1	0	1	1	1	1	0	0
Tahap 5	1	0	1	1	0	1	1	0	1
Tahap 6	1	1	1	1	0	0	1	0	1
Tahap 7	0	1	1	1	0	1	0	1	1
Tahap 8	1	1	1	0	1	0	0	1	0
Tahap 9	0	1	0	0	1	1	1	0	0
Tahap 10	1	0	0	1	0	1	1	1	0
Tahap 11	1	0	1	1	1	1	0	1	0
Tahap 12	1	1	1	0	1	0	0	1	0
Tahap 13	0	1	0	0	1	1	1	0	*

6. Data stream yang diperoleh ditransmisikan, proses transmisi ini ditampilkan pada layar seperti pada Gambar 7. Pada simulasi tersebut diperlihatkan perjalanan bit data stream pada media transmisi yang dalam hal ini melalui udara. Error atau kesalahan bit yang terjadi pada data stream akibat adanya interferensi atau hal-hal lain yang pada simulasi ini dapat dilakukan dengan menentukan kesalahan secara manual, atau secara random. Bila dianggap tidak terjadi kesalahan maka pilih 'Tidak ada', bila diinginkan adanya kesalahan yang ditentukan sendiri oleh operator maka pilih 'Manual' dan bila diserahkan kepada sistem untuk menentukan kesalahan bit yang terjadi maka dipilih 'Random'. Kesalahan bit yang terjadi pada data stream dapat lebih dari satu bit.

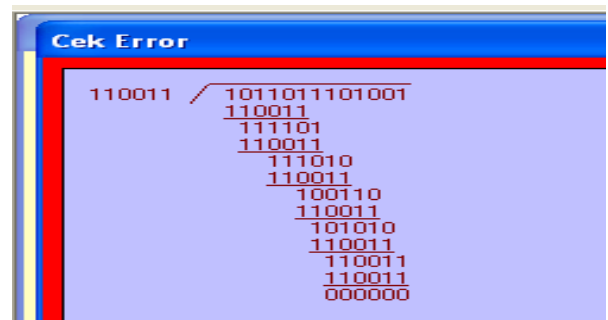


Gambar 7. Simulasi Proses Transmisi Data Stream

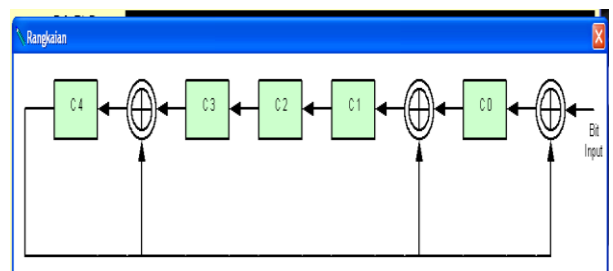
7. Data stream yang diterima pada penerima ditampilkan pada layar monitor, kemudian dapat dicek apakah terjadi kesalahan atau tidak, seperti yang diperlihatkan pada Gambar 8. Untuk memeriksa apakah terjadi kesalahan bit data, maka dapat ditampilkan perhitungan dengan metoda sisa hasil bagi (Gambar 9.) dan Dapat juga diperiksa dengan metoda digital logik seperti pada Gambar 10. dan Tabel 4. Bila tidak terjadi kesalahan maka sisa hasil bagi adalah nol atau isi seluruh register geser setelah tahap akhir input data pada digital logik adalah nol. Bila terjadi kesalahan bit data, maka sisa hasil bagi tidak sama dengan nol demikian juga isi register geser pada digital logik tidak semuanya nol.



Gambar 8. Simulasi Proses Data Stream pada Penerima



Gambar 9. Tampilan Pengecekan kesalahan bit data dengan metoda sisa hasil bagi pada Penerima.



Gambar 10. Tampilan Generator CRC pada Layar di sisi Penerima

Tabel 4. Tabel Tampilan Layar untuk Keluaran Generator CRC pada Penerima

Tahap	C4	C3	C2	C1	C0	C4 xor C3	C4 xor C0	C4 xor Input	Input
Awal	0	0	0	0	0	0	0	1	1
Tahap 1	0	0	0	0	1	0	1	0	0
Tahap 2	0	0	0	1	0	0	0	1	1
Tahap 3	0	0	1	0	1	0	1	1	1
Tahap 4	0	1	0	1	1	1	1	0	0
Tahap 5	1	0	1	1	0	1	1	0	1
Tahap 6	1	1	1	1	0	0	1	0	1
Tahap 7	0	1	1	1	0	1	0	1	1
Tahap 8	1	1	1	0	1	0	0	1	0
Tahap 9	0	1	0	0	1	1	1	1	1
Tahap 10	1	0	0	1	1	1	0	1	0
Tahap 11	1	0	1	0	1	1	0	1	0
Tahap 12	1	1	0	0	1	0	0	0	1
Tahap 13	0	0	0	0	0	0	0	0	*

**Kesimpulan**

Realisasi simulasi deteksi kesalahan bit data dengan metoda CRC ini dapat dilakukan dengan baik pada komputer walaupun dengan beberapa keterbatasan dalam penampilan di layar monitor khususnya untuk jumlah bit data yang panjang, atau CRC dengan persamaan yang cukup panjang. Semua proses deteksi dapat ditampilkan dengan rinci dan jelas sehingga sudah cukup baik untuk digunakan sebagai salah satu modul percobaan semu di laboratorium maupun pada mata kuliah komunikasi data.

**Daftar Pustaka**

- [1] Roger L. Tokheim, 1985, *Digital Electronics*, Second Edition, Mc Graw Hill, Singapore
- [2] Wayne Tomasi, 1994, *Advanced Electronic Communications Systems*, Third Edition, Prentice Hall International, Inc.,USA.
- [3] William Stalling, 2000, *Data & Computer Communication*, 6<sup>th</sup> Edition, Prentice Hall Inc., New Jersey
- [4] Wahana Komputer, 2005, *Pemrograman Visual Basic.net 2005*, edisi 1, Penerbit Andi, Yogyakarta